

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

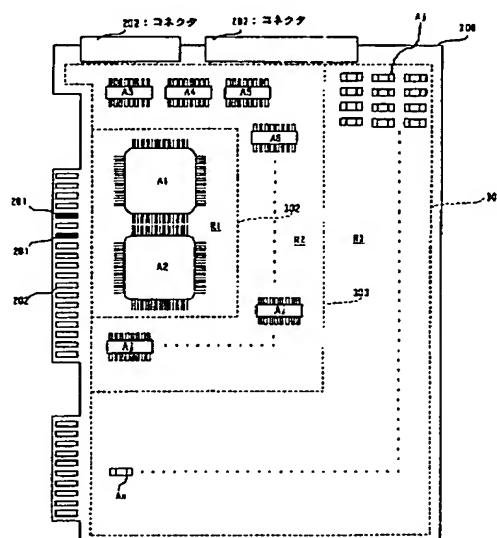
(11) Publication number: **11251717 A**(43) Date of publication of application: **17 . 09 . 99**

(51) Int. Cl. **H05K 3/00**
G06F 17/50
H05K 13/00

(21) Application number: **10050884**(71) Applicant: **OKI ELECTRIC IND CO LTD**(22) Date of filing: **03 . 03 . 98**(72) Inventor: **HAYAKAWA YOSHIHISA****(54) METHOD FOR ARRANGING COMPONENTS ON PRINTED CIRCUIT BOARD****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide a method for arranging parts on printed circuit board by which the positions of components to be arranged on a printed circuit board can be decided easily, can reduce the burden of the designer, and can reduce radiation noise.

SOLUTION: The position of a feeding section 201 on the mounting surface of a printed circuit board 300 is decided in advance, and a component arranging area 301 is set on the basis of the position of the feeding section 201. Then the area 301 is divided into metric divisions R1, R2, and R3 by drawing virtual metric lines 302 and 303. The component mounted on the circuit board 300 are classified into A1, A2,..., Aj,..., Ax in the order of power consumption of the component. The components are arranged in the order of A1, A2,..., Aj,..., AX accordingly to their power consumption from the division R1 which is the closest to the feeding section 201.



COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-251717

(43) 公開日 平成11年(1999) 9月17日

(51) Int.Cl.⁶

識別記号

H 0 5 K 3/00

G 0 6 F 17/50

H 0 5 K 13/00

F I

H 0 5 K 3/00

13/00

G 0 6 F 15/60

D

Z

6 5 8 A

6 5 8 V

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号

特願平10-50884

(22) 出願日

平成10年(1998) 3月3日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 早川 佳寿

東京都港区虎ノ門1丁目7番12号沖電気工業株式会社内

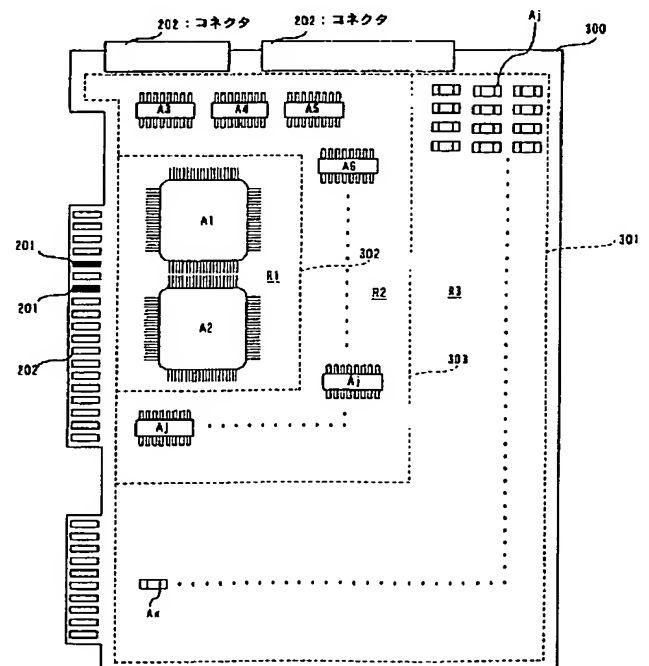
(74) 代理人 弁理士 藤村 元彦

(54) 【発明の名称】 プリント回路基板における部品配置方法

(57) 【要約】

【課題】 プリント回路基板上に配置すべき部品の位置を容易に確定でき、設計者の負担を軽減し、放射雑音の削減が達成できるような部品配置方法を提供する。

【解決手段】 プリント回路基板300の実装面における給電部201の位置があらかじめ決定され、給電部201の位置を基準に部品配置領域301が設定され、これは仮想等距離線302及び303にて距離区分R1、R2、R3に分割される。実装部品は、消費電力の大きい順にA1、A2...Aj...、Axとして分類される。部品は、給電部の位置に近い距離区分R1から順に、消費電力の大きい順でA1、A2...Aj...、Axと充填配置される。



【特許請求の範囲】

【請求項 1】 プリント回路基板上に実装すべき複数の部品の配置位置を決定する方法であって、プリント回路基板の実装面における給電部の位置を決定する行程と、前記給電部の位置に基づいて前記部品を配置すべき部品配置領域を決定する行程と、それぞれが前記給電部の位置から所定の距離離間した仮想の等距離線の複数により、前記部品配置領域を分割して、複数の距離区分を決定する行程と、前記部品の消費電力の大きいものから小さくなる順に前記部品を選択して、前記距離区分の中の前記給電部の位置に近いものから遠くなる順に、選択された前記部品を前記距離区分に充填配置する行程と、を有することを特徴とする部品配置方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、プリント回路基板における部品の配置方法に関し、特に、多層プリント回路基板の設計における部品、特に能動素子のレイアウト設計方法に関する。

【0002】

【従来の技術】 いわゆるノートパソコンなどの携帯電気装置においては、より小さくより薄くすることが、ユーザから求められている。携帯電気装置の入出力装置や、バッテリーなどは大きさを変えられないので、高い密度の実装形態の多層プリント回路基板が必要である。従来の多層プリント回路基板（以下、単に基板ともいう）の設計では、LSI（Large Scale Integration）の半導体チップなどの能動素子や、抵抗、コンデンサ、コイルなどの受動素子の基板の実装面上の部品位置は、配線の結線が多い部品同士、また形状の似た部品同士を近づけて配置している。LSIの高速化や基板の高密度化によって、基板の配線パターンなどのインダクタンスやキャパシタンス成分によって、基板上の信号のアナログ的な振る舞いが顕著になってきている。たとえば、クロストークや反射で配線上の信号が乱れたり、外部に電磁雑音を発生したりする。さらに、LSIの発熱量も大きくなる。また、電子機器の使用に当たり、他の機器へ与える電磁雑音放射量を規制する法令が具体化しつつある。電子機器や基板の製造者は、こうした規制への対策を立てねばならない。

【0003】 EMI（Electro-Magnetic Interference）を低減するには、信号のレベルを下げる、フィルタ部品により雑音成分を除去する、グランド層を作る、などの対策が一般的である。

【0004】

【発明が解決しようとする課題】 しかしながら、各対策がどれだけの効果を生むかは、試作基板を作るまで定かではない。従来の部品配置方法では、基板設計後の放射雑音試験にて問題が発生する可能性がある。これらEMI

Iなどの問題を回路設計及びレイアウト設計の段階で検討しておくことが急務となってきた。

【0005】 これら設計段階でEMIを考慮し、その対策を講じておかないと、試作基板を何度も作り直すことになる。問題が発生すると、装置筐体の修正や、回路の変更などにより設計期間の増加及びコスト増を招来する。そこで、基板設計に当って、基板上に配置すべき各部品の基準位置を容易に確定でき、設計者の負担を軽減し、放射雑音の削減が達成できるような部品配置方法が望まれている。

【0006】

【課題を解決するための手段】 本発明の部品配置方法は、上記課題を解決するために、プリント回路基板上に実装すべき複数の部品の配置位置を決定する方法において、プリント回路基板の実装面における給電部の位置を決定する。次に、給電部の位置に基づいて部品を配置すべき部品配置領域を決定する。次に、それぞれが給電部の位置から所定の距離離間した仮想の等距離線の複数により、部品配置領域を分割して、複数の距離区分を決定する。次に、部品の消費電力の大きいものから小さくなる順に部品を選択して、距離区分の中の給電部の位置に近いものから遠くなる順に、選択された部品を距離区分に充填配置する。

【0007】

【作用】 本発明によれば、多層プリント回路基板上に部品を配置する設計において、部品の消費電力を基にして消費電力の大きな部品を給電部の位置になるべく近くに配置するので、放射雑音を低減できる。多層プリント回路基板では電源及び接地は内層の電源層及びグランド層より供給する場合が多く、放射雑音はこれらの層を通る電流ループから発生するコモンモード雑音が大きな要因である。したがって、この電源及び接地経路のループをなるべく小さくすることにより放射雑音を低減することができる。

【0008】

【発明の実施の形態】 以下、本発明の実施例を図面に基づいて説明する。図1は本実施例の部品配置方法を実行する基板設計装置の構成を概略的に示すものである。基板設計装置は、CPU1、記憶装置1a、I/O装置2、出力装置3、及び入力装置4を含んでいる。CPU1は設計ファイル作成手段11、部品配置手段12、及び配線手段13を有している。また記憶装置1aは、設計ファイル21、配置ファイル22、及び実装ファイル23を有している。設計ファイル作成手段11、部品配置手段12、及び配線手段13はCPU1の実行するソフトウェアプログラムとして実現される。

【0009】 設計ファイル作成手段11は、操作者がフロッピーディスクドライブなどのI/O装置2や表示装置などの出力装置3やキーボードなどの入力装置4を用いて基板設計するために必要なツールを提供する。操作者

は該ツールを用いて基板の種類、面積、層数や、該基板に構築する回路のいわゆるネットリストや、基板上に実装する部品の個数、大きさ、消費電力などのデータいわゆる部品ライブラリを記載した設計ファイル21を記憶装置1aに作成する。

【0010】部品配置手段12は設計ファイル21を読み込んで基板上の部品配置を決定して、該部品配置の位置情報を記載した配置ファイル22を記憶装置に作成する。部品配置手段12による部品の配置処理は後述する。配線手段13は配置ファイル22を読み込んで基板上の部品間の配線パターンを決定して、該部品配置の情報いわゆるレイアウトデータを記載した実装ファイル23を記憶装置に作成する。実装ファイル23に基づいて基板が作製される。

【0011】部品配置手段12による本実施例の部品配置方法の動作を図2に示すフローチャートに基づいて説明する。設計ファイルには、操作者の別途の操作により、あらかじめ自動配置処理に必要なデータが格納されている。すなわち、LSIなどの集積半導体チップなどの能動部品、受動部品についての種類、面積、個数、消費電力などの部品ライブラリや、論理回路設計の結果いわゆるネットリストや、布線の材料、線幅、基板の種類、面積、層数、層厚などのデータを登録しておくとする。ここで、配置すべき部品について、その消費電力の最大のものA1から最小のものAxへと小さくなる順にA1、A2...Aj...、Axと消費電力の順に分類しておくとする。消費電力について $A1 > A2 > \dots > Ax$ (j及びxは整数で $j > x$ である)となる。なお、消費電力の同一の部品はグループ化しておくものとする。

【0012】まず、行程1において、プリント回路基板の実装面における給電部、並びに信号の入力部及び出力部の位置を決定する。次に、行程2において、プリント回路基板の実装面における部品を配置すべき部品配置領域を、給電部の位置に基づいて決定する。次に、行程3において、それぞれが給電部の位置から所定の距離だけ離間した仮想の等距離線の複数により、部品配置領域を分割して、複数の距離区分を決定する。ここで、距離区分について、給電部の位置から最小距離の距離区分R1から最大距離の距離区分Ryへと大きくなる順にR1、R2...Ri...、Ryと消費電力の順に分類し決定する。給電部からの距離について $R1 < Ri < Ry$ (i及びyは整数で $i > y$ である)となる。また、部品と距離区分の大きさについては、 $Ri > Aj$ とする。

【0013】次に、行程4において、部品の消費電力の大きいものから小さくなる順に部品を選択して、距離区分中の給電部位置に近いものから遠くなる順に、選択された部品を距離区分に充填配置する。配置が終了した段階で、行程5として、配線の結線や部品形状など、従来の方法を用いて部品配置の詳細な位置を決定して、配線する。

【0014】図3は本発明の方法における行程4のさらなる詳細な手順を示す流れ図である。401において初期化され、402において給電部から最小の距離の区分R1が選択され、403において消費電力の最大の部品A1が選択され、404において部品A1が区分R1に入れられる。405において、次に消費電力の大きい部品に移り、406においてこの部品が最小以下のものではないか判定され、最小を越えれば407にて終了し、最小でなければ、408において区分R1が充填された否か判定される。ここで、非充填であれば再度403に戻り、部品A2が選択され、404において部品A2が区分R1に入れられる。403~408のループは、1つの区分Riが消費電力の大きい順の少なくとも1つの部品Ajで満たされ充填されるまで、繰り返される。

【0015】408において区分R1が充填されたと判定されたとき、409において、次に給電部位置に近い区分Ri (i=2)に移り、410においてこの区分が最速以前のものか否か判定される。ここで、非最速であれば再度402に戻り、給電部から次に最小の距離の区分R2が選択され、403において残された部品の中で消費電力の大きい部品Ajが選択され、404において部品Ajが区分R2に入れられる。402~410のループは、411にて区分Riが最速のものを過ぎて終了するまで、給電部からの距離の近い区分から遠いものへの順で、繰り返される。

【0016】図4は、本実施例による部品配置方法により部品が配置された基板の平面を示す。プリント回路基板300の実装面における給電部201、並びに信号の入力部及び出力部202の位置があらかじめ決定されている。部品は、消費電力の大きい順にA1、A2...Aj...、Axとして分類されている。また、給電部201の位置を基準に部品配置領域301が設定され、これを仮想等距離線302及び303にて距離区分R1、距離区分R2、及び距離区分R3に分割されている。

【0017】部品は、給電部の位置に近い距離区分R1からR2、R3へと、消費電力の大きい順でA1、A2...Aj...、Axと充填配置される。最後に、配線の結線や部品形状をもとに配置を修正し、部品配置を完成させる。実施例によれば、電流量の大きい電源層及びグランド層並びに配線を短くできるので、従来の配線や部品形状に注目した部品配置より、放射雑音を低減することができる。よって、放射雑音の原因による再設計を低減させ、再設計による設計期間、コストの増加を抑えることができる。

【0018】

【発明の効果】以上説明したように本発明によれば、プリント回路基板上に実装すべき複数の部品の配置位置を決定する方法において、プリント回路基板の実装面における給電部、並びに信号の入力部及び出力部の位置を決

定し、給電部の位置に基づいて部品を配置すべき部品配置領域を決定し、それぞれが給電部の位置から所定の距離間隔した仮想の等距離線の複数により、部品配置領域を分割して、複数の距離区分を決定し、部品の消費電力の大きいものから小さくなる順に部品を選択して、距離区分の中の給電部の位置に近いものから遠くなる順に、選択された部品を距離区分に充填配置するので、設計者の負担を軽減し設計効率を向上させ、放射雑音の削減が達成できるとともに、高密度な基板設計も可能となり、品質の高いプリント回路基板の設計が可能となる。

【図面の簡単な説明】

【図 1】 本発明による実施例の部品配置方法を実行する基板設計装置の概略構成図である。

【図 2】 上記実施例の動作流れ図である。

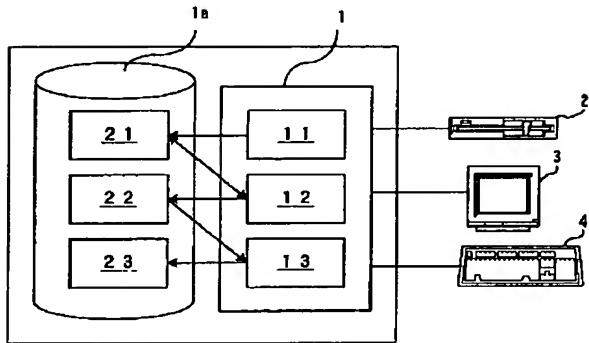
【図 3】 図 2 の動作流れ図における部品充填行程の動作流れ図である。

* 【図 4】 上記実施例の部品配置方法により部品が配置された基板の平面図である。

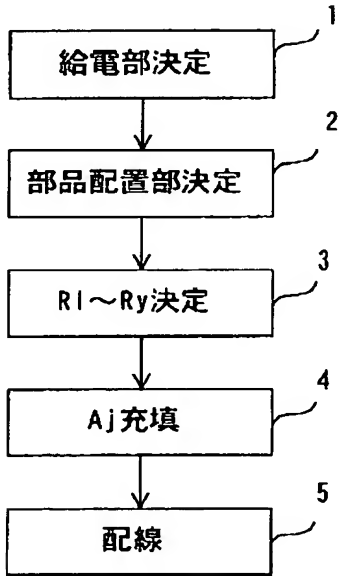
【符号の説明】

- A 1、A 2 . . . A j A x 部品
- R 1、R 2 . . . R i R y 距離区分
- 1 CPU
- 1 a 記憶装置
- 3 出力装置
- 4 入力装置
- 1 1 設計ファイル作成手段
- 1 2 部品配置手段
- 1 3 配線手段
- 2 1 設計ファイル
- 2 2 配置ファイル
- 2 3 実装ファイル

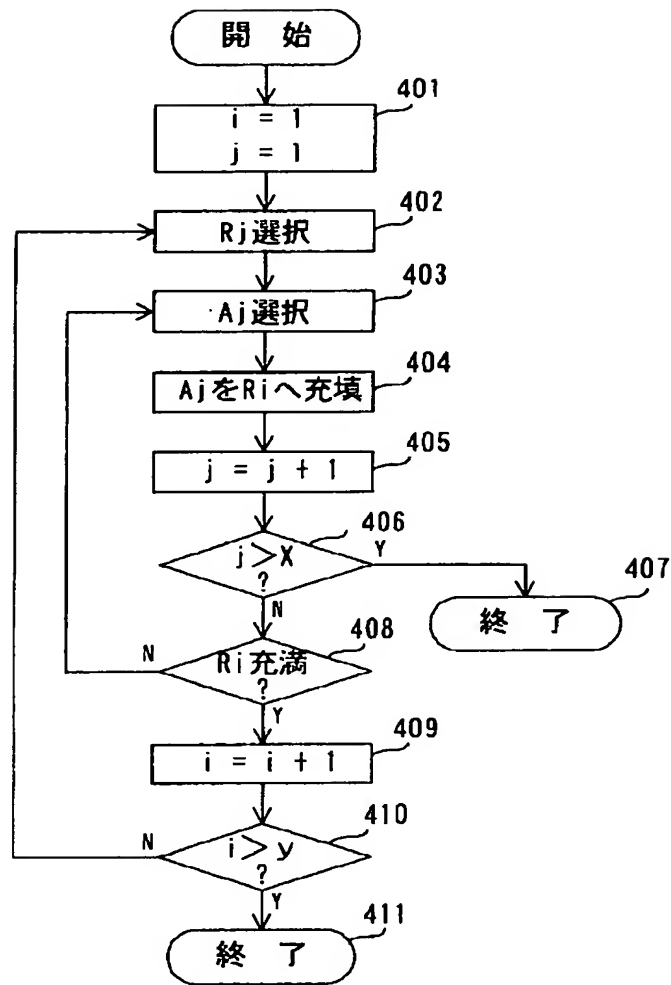
【図 1】



【図 2】



【図 3】



【図 4】

